

2021年3月1日
低温工学・超電導学会
2020年度 第2回超伝導応用研究会シンポジウム

超電導デジタル集積回路の 基礎と開発状況

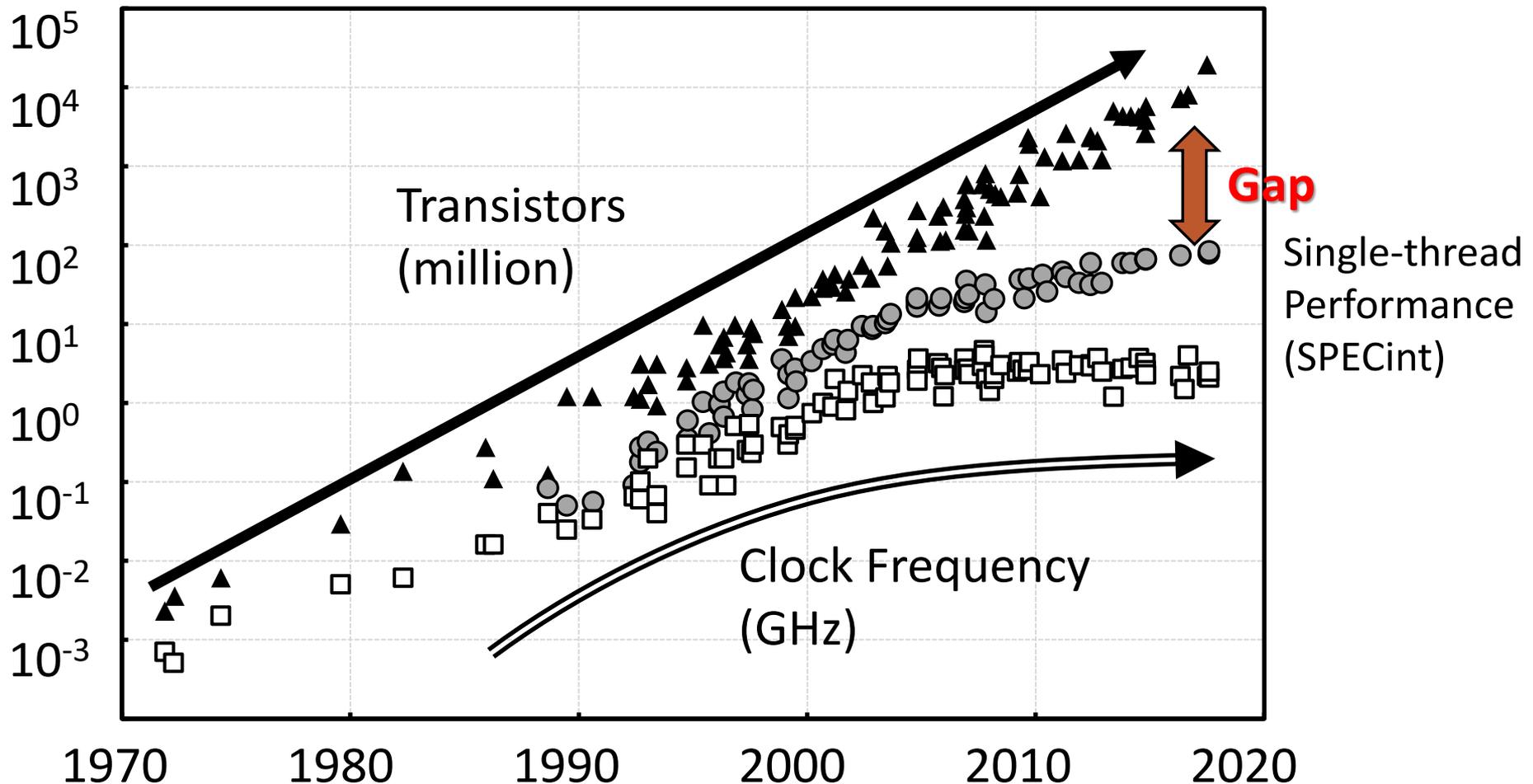
藤巻朗
名古屋大学

謝辞: 本研究は、JSPS科研費特別推進研究(18H05211)、基盤研究(S)(19H05615)、JST未来社会創造事業(JPMJMI18E1)の支援を受けている。

本日の発表内容

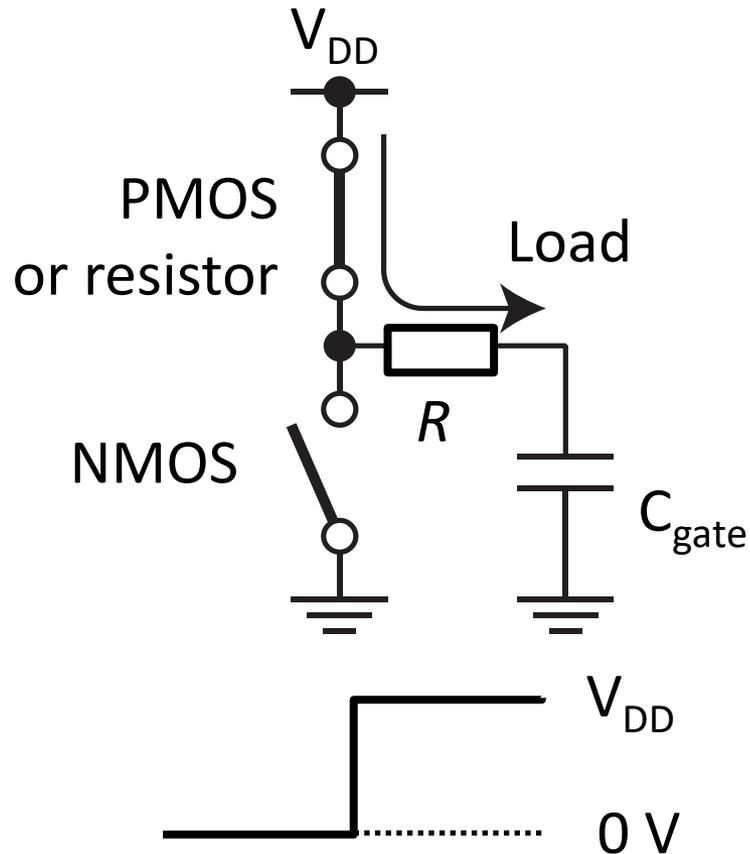
- ◆ 超電導デジタル集積回路の魅力
- ◆ 単一磁束量子集積回路の現状
- ◆ 次世代超伝導集積回路
- ◆ 実用化に向けての取り組み

半導体マイクロプロセッサの開発トレンド

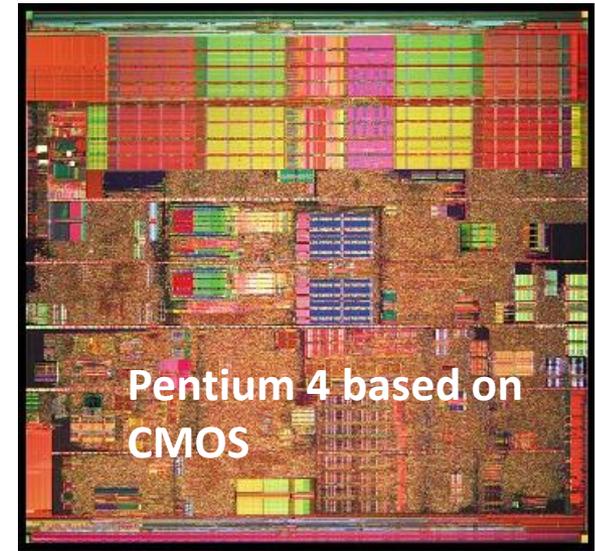


Microprocessor Trend Data by M. Horowitz, F. Labonte, O. Shacham, K. Olukotun, L. Hammond, and C. Batten; and by K. Rupp for 2010-2017.

半導体集積回路のトリレンマ



10.5 mm



微細化 ⇒ 高集積化 (=高機能化)
 ⇒ 大きな発熱密度
 ⇒ 大きな配線遅延

$$E_{bit} = C_{gate} V_{DD}^2 / 2$$



$$E_{bit} = (C_{gate} + C_{interconnect}) V_{DD}^2 / 2$$

大きな発熱

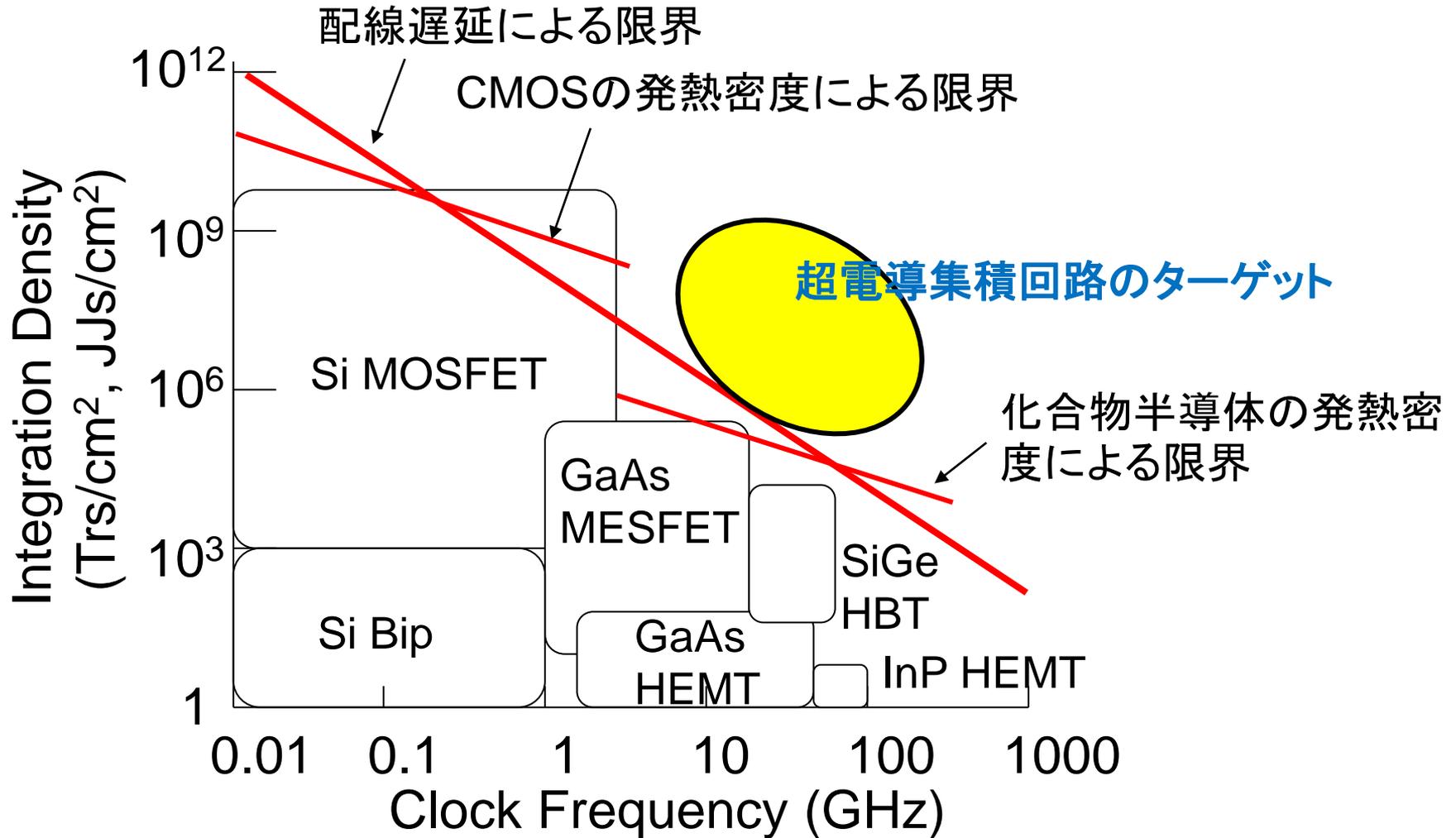
$$\tau = C_{gate} R$$



$$\tau = (C_{gate} + C_{interconnect}) R$$

大きな遅延

超電導デジタル集積回路のターゲット



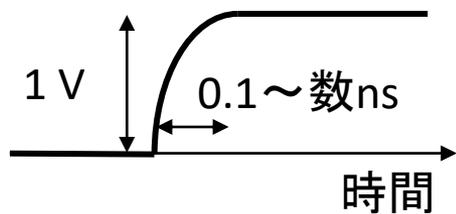
電力と高速性の壁の打破

低電力化の鍵

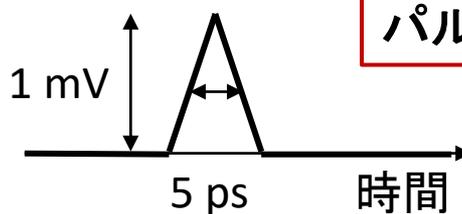
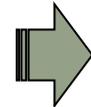
- 電圧や電流の低振幅化、発生時間を短縮

高速化の鍵

- 充放電現象を伴わない論理回路と配線

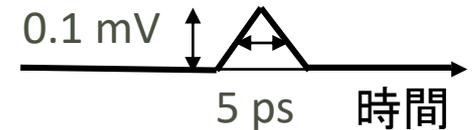
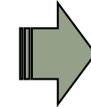


現在の半導体回路



単一磁束量子 (RSFQ) 回路

パルス論理回路



半磁束量子 (HFQ) 回路

半導体回路に比べ

時間 1/100

振幅 1/1,000

電力 1/100,000

半導体回路に比べ

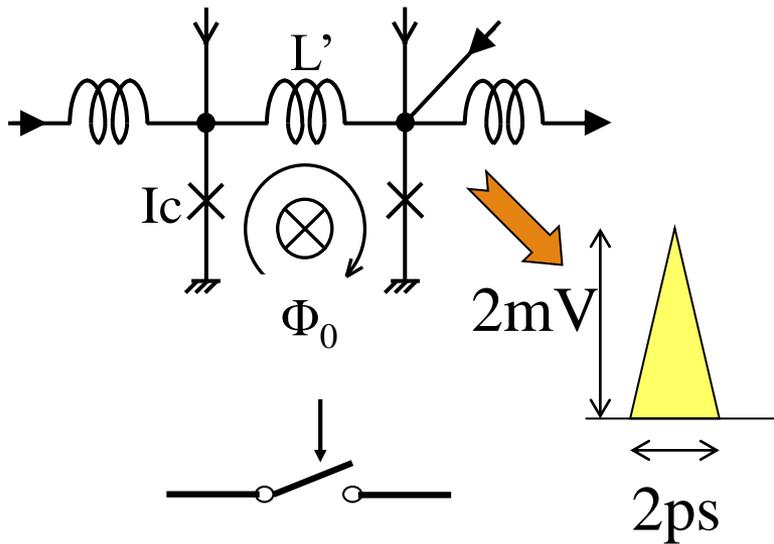
時間 1/100

振幅 1/10,000

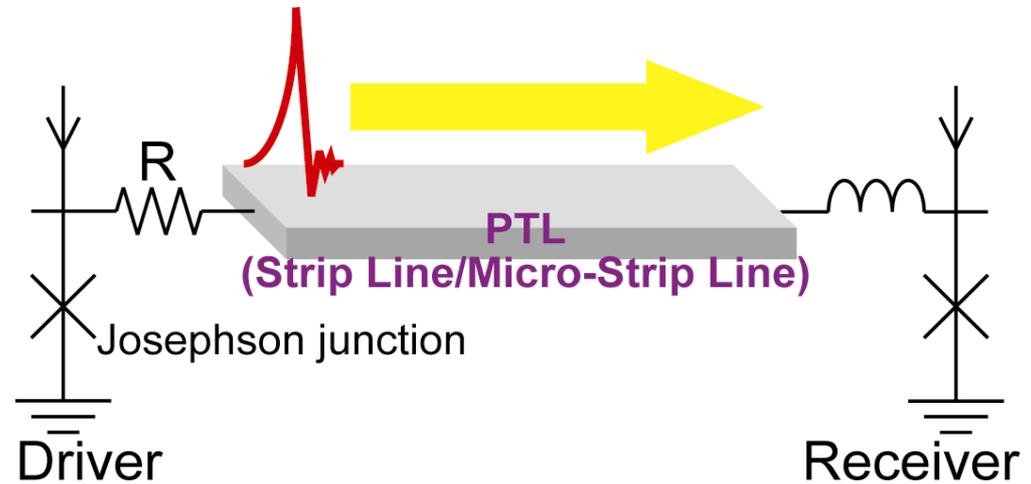
電力 1/1,000,000

単一磁束量子回路の特徴と魅力

信号の保持と演算



信号の伝達 (導波路配線)



2値の分離に必要なエネルギー

低誤り率の確保

長い配線を介し次段の駆動に必要なエネルギー

CMOS*1	$kT \ln 2$	→	$40kT$	→	$220000kT$ ($9.0 \times 10^{-16} \text{ J}$)
RSFQ/HFQ	$kT \ln 2$	→	$40kT$	→	$160kT$ ($8.6 \times 10^{-21} \text{ J}$)

*1 S. Mukhopadhyay (2006); "Switching energy in CMOS logic: how far are we from physical limit"

本日の発表内容

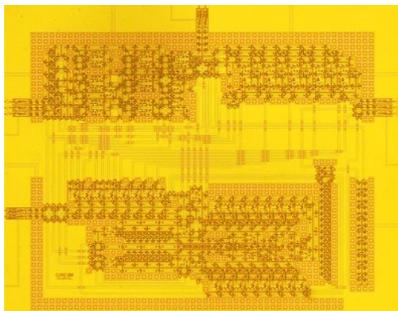
- ◆ 超電導デジタル集積回路の魅力
- ◆ 単一磁束量子集積回路の現状
- ◆ 次世代超伝導集積回路
- ◆ 実用化に向けての取り組み

単一磁束量子集積回路の現状

Bit-serial μ P

100 GHz

μ P w/o Memory



CORE100 (2015)

3073 JJs

800 MIPS

1.0 mW

800 GIPS/W

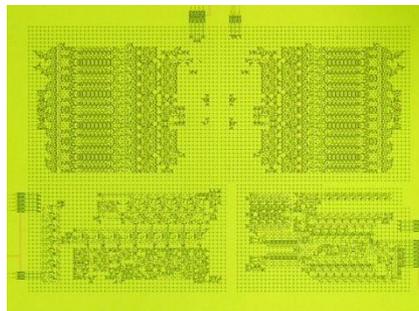
20kA/cm²製造プロセス



Bit-serial μ P

50 GHz

Memory Embedded



COREe2 (2017)

10655 JJs

500 MIPS

2.4 mW

210 GIPS/W

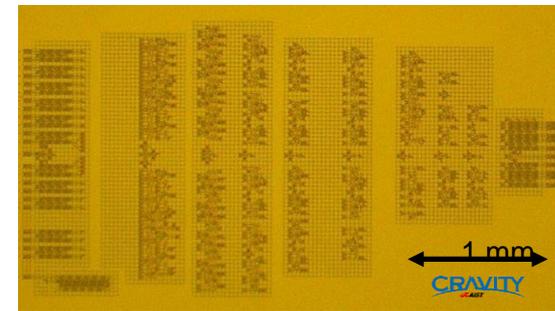
内蔵プログラムを実行



京都大学
KYOTO UNIVERSITY

Bit-Parallel ALU

30 GHz



GLP (2019)

23000 JJs

50 GOPS

0.5 mW

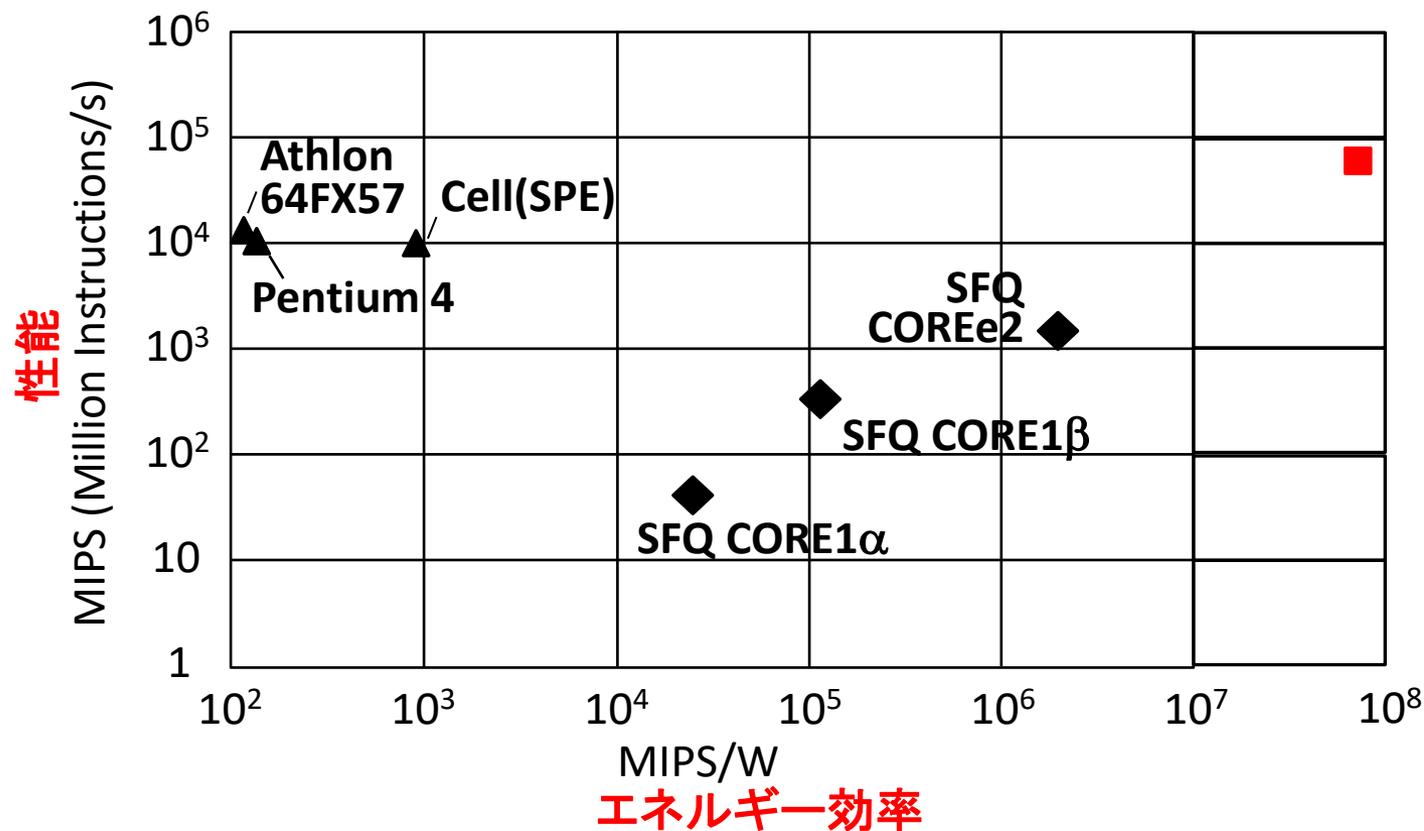
100,000 GOPS/W

Gate-Level Pipelining



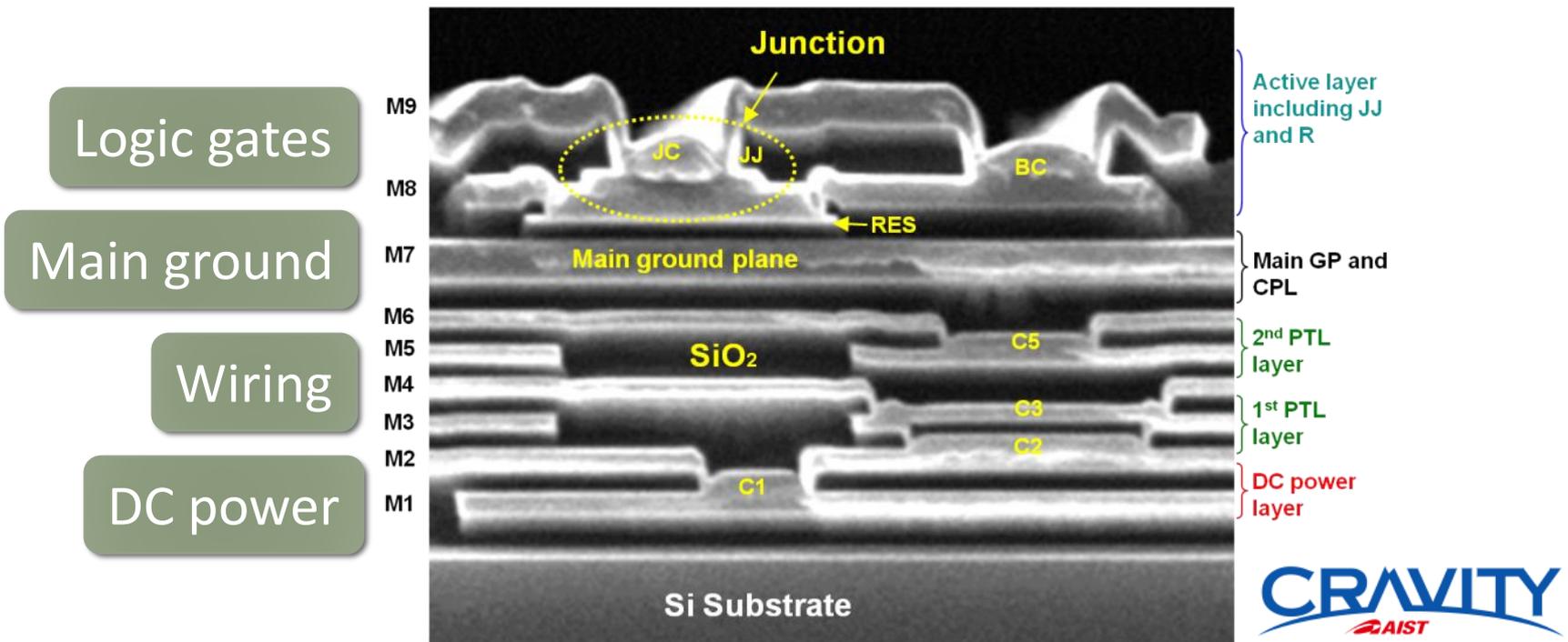
KYUSHU
UNIVERSITY

半導体との性能比較 (32ビットμPを想定)



産総研での集積回路作製

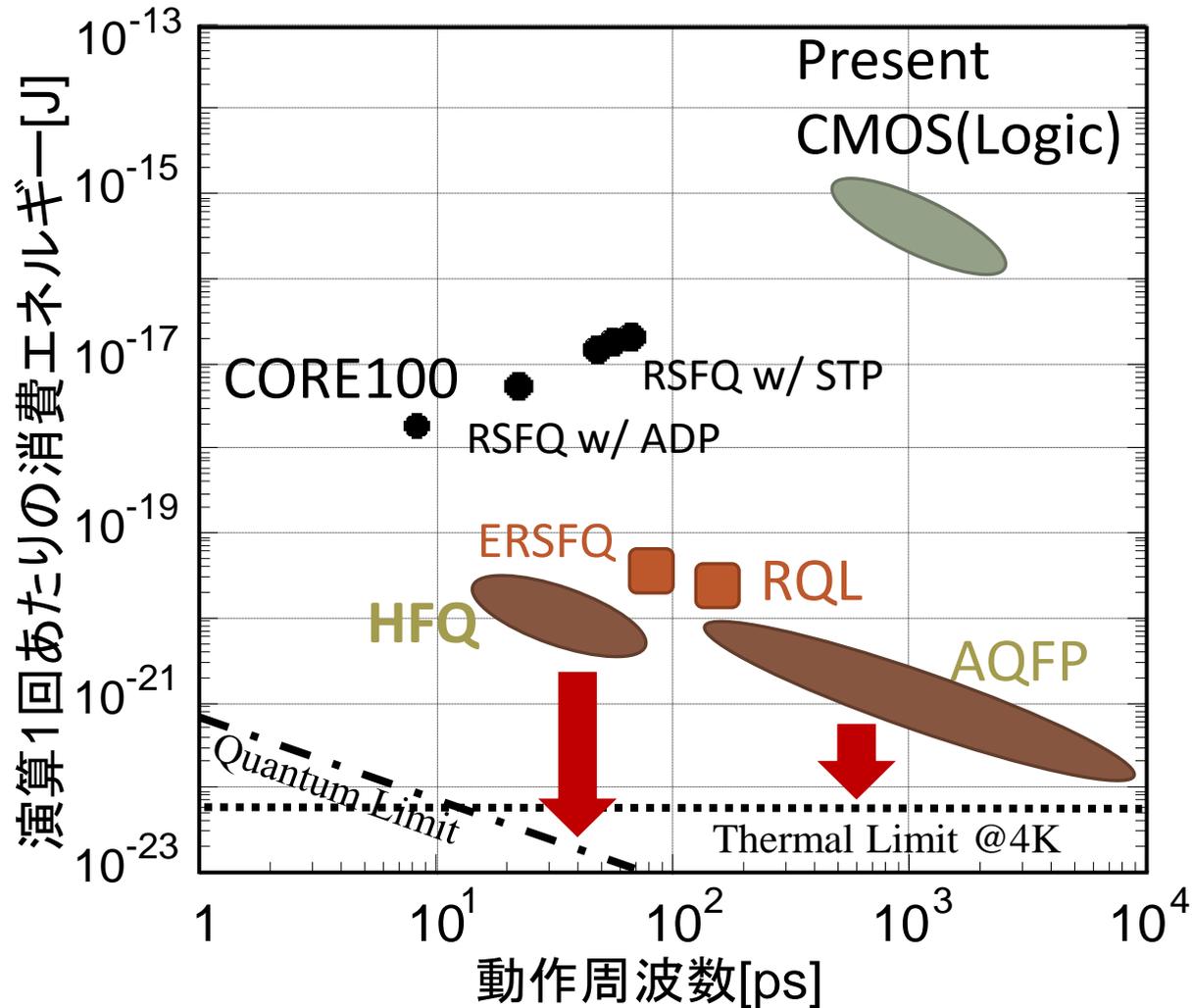
- AIST Advanced Process (ADP2)
 - JJ size: 1- μm sq. ($J_C=10$ kA/cm²)
 - 9 Nb layers (planarized)



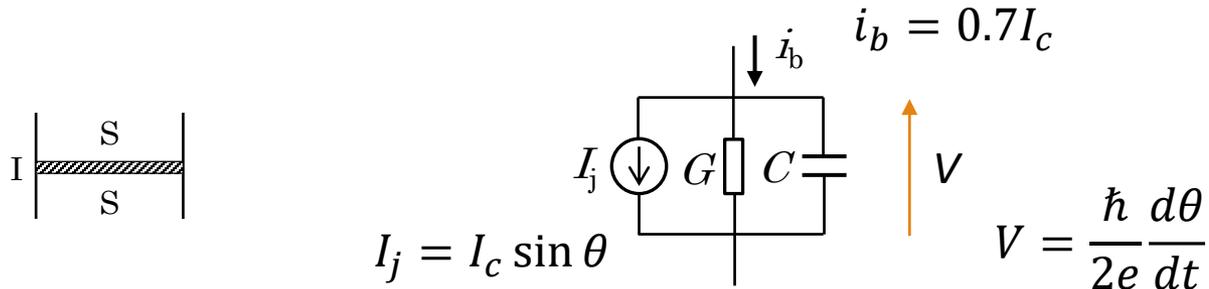
本日の発表内容

- ◆ 超電導デジタル集積回路の魅力
- ◆ 単一磁束量子集積回路の現状
- ◆ 次世代超伝導集積回路
- ◆ 実用化に向けての取り組み

物理限界への挑戦



位相エンジニアリング



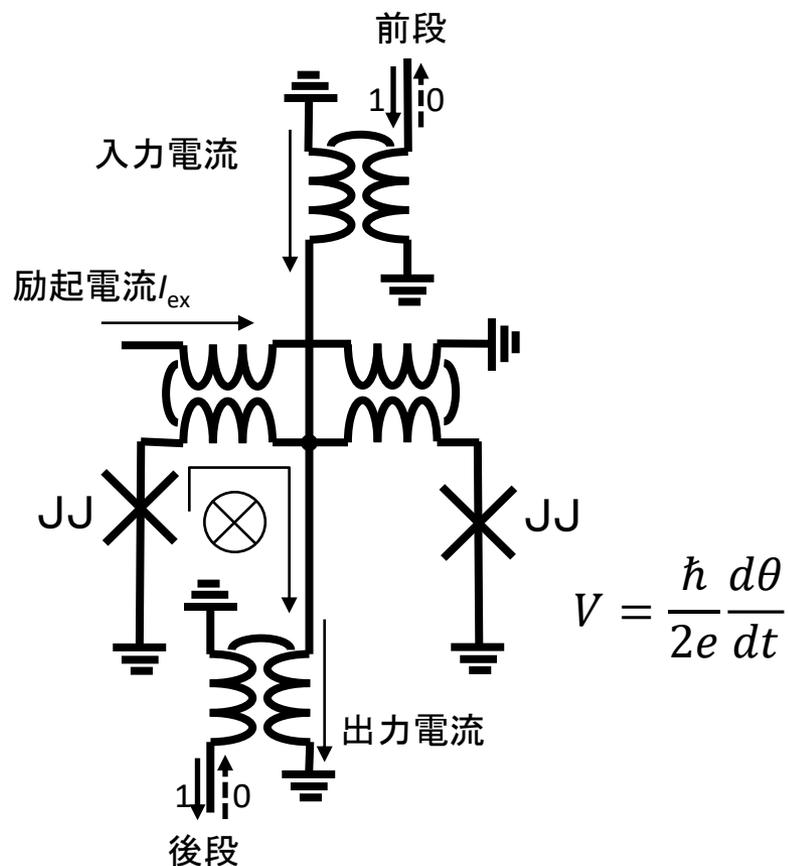
ジョセフソン接合の電力消費

電圧 × コンダクタンス G に流れる電流

◆低電力化へのアプローチ

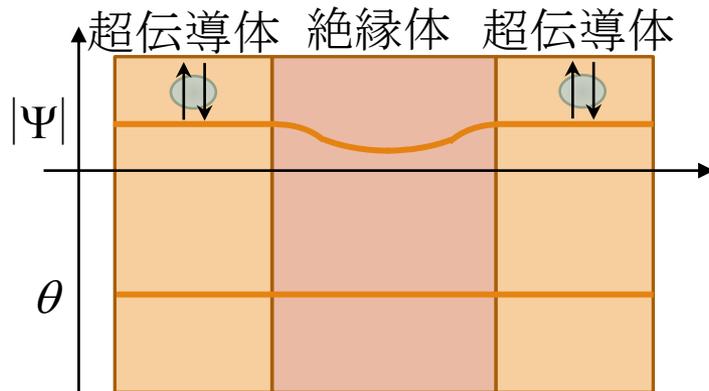
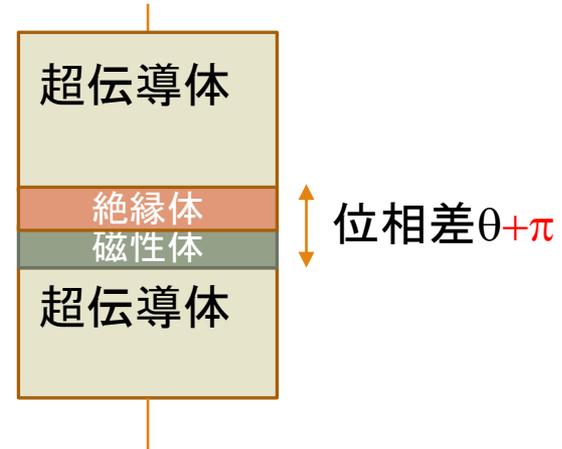
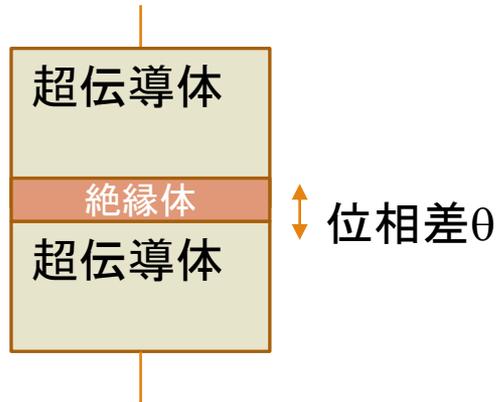
- ✓ 位相差の時間変化の抑制 → 断熱型量子磁束パラメトロン(AQFP)
- ✓ 臨界電流の低減化 → 半磁束量子回路(HFQ)

断熱型量子磁束パラメトロン(AQFP)



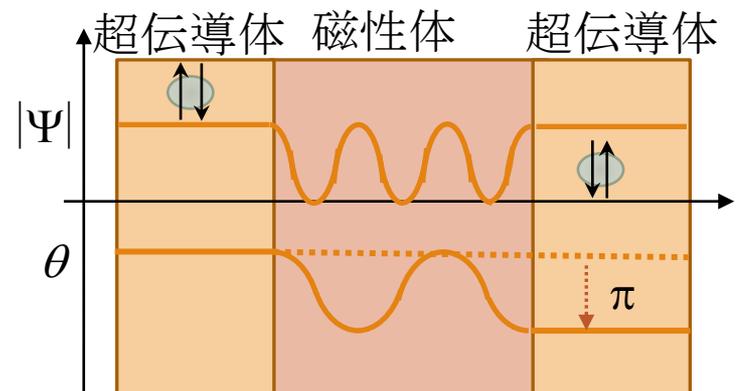
- 位相差の時間変化を励起電流の立ち上がり時間で制御
- 典型的には $t_r = 0.5 \text{ ns} \sim 1 \text{ ns}$ 。結果としてエネルギー消費は、極めて小さい。現在までに 10 zJ を実証。
- 信号の持つエネルギーは $I_c \Phi_0$ 程度

磁性ジョセフソン接合



$$I = I_c \sin \theta$$

従来のジョセフソン接合



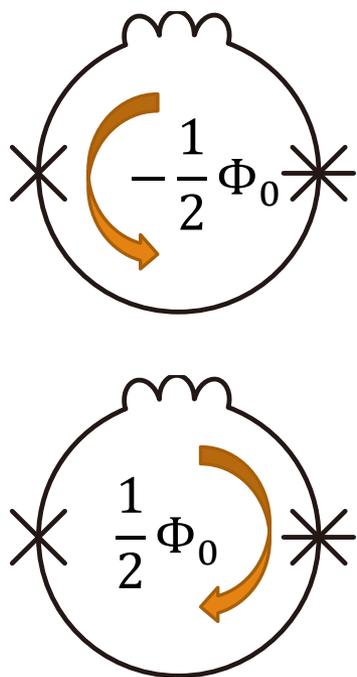
$$I = I_c \sin(\theta + \pi)$$

π 磁性ジョセフソン接合

磁性体の交換相互作用によりオーダーパラメータが振動

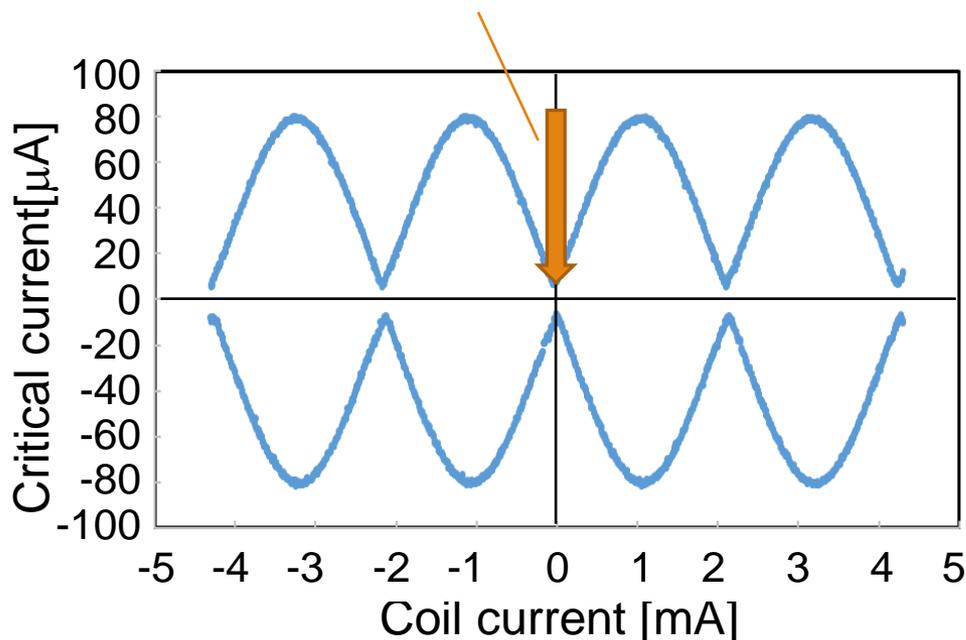
半磁束量子回路(HFQ)

- RSFQ回路を $0-\pi$ SQUIDに置き換えて実現
- 高速性を維持したまま、信号のエネルギーの低減化



$0-\pi$ SQUIDの零磁場下での周回電流

$0-\pi$ SQUIDにおける臨界電流の見掛け上の低下



$0-\pi$ SQUIDの臨界電流の外部磁場依存性(実測データ)

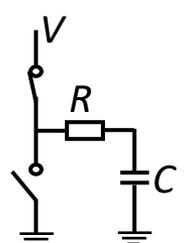
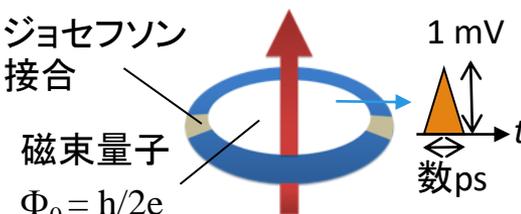
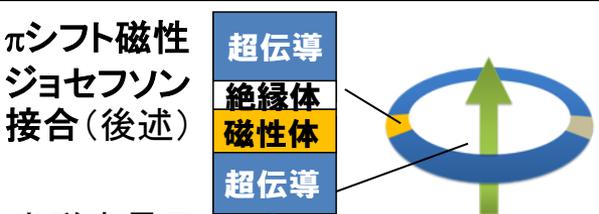
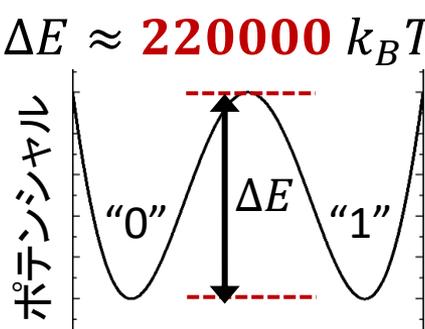
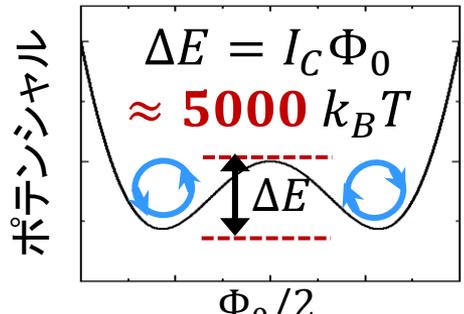
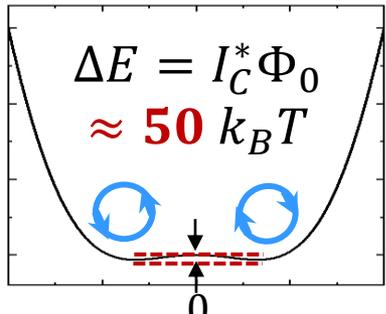
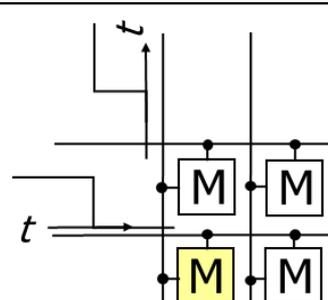
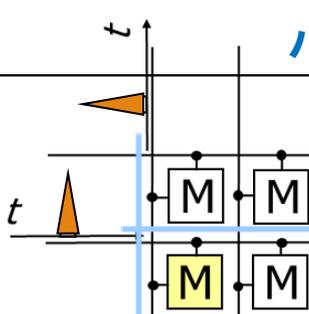
本日の発表内容

- ◆ 超電導デジタル集積回路の魅力
- ◆ 単一磁束量子集積回路の現状
- ◆ 次世代超伝導集積回路
- ◆ 実用化に向けての取り組み

残された課題

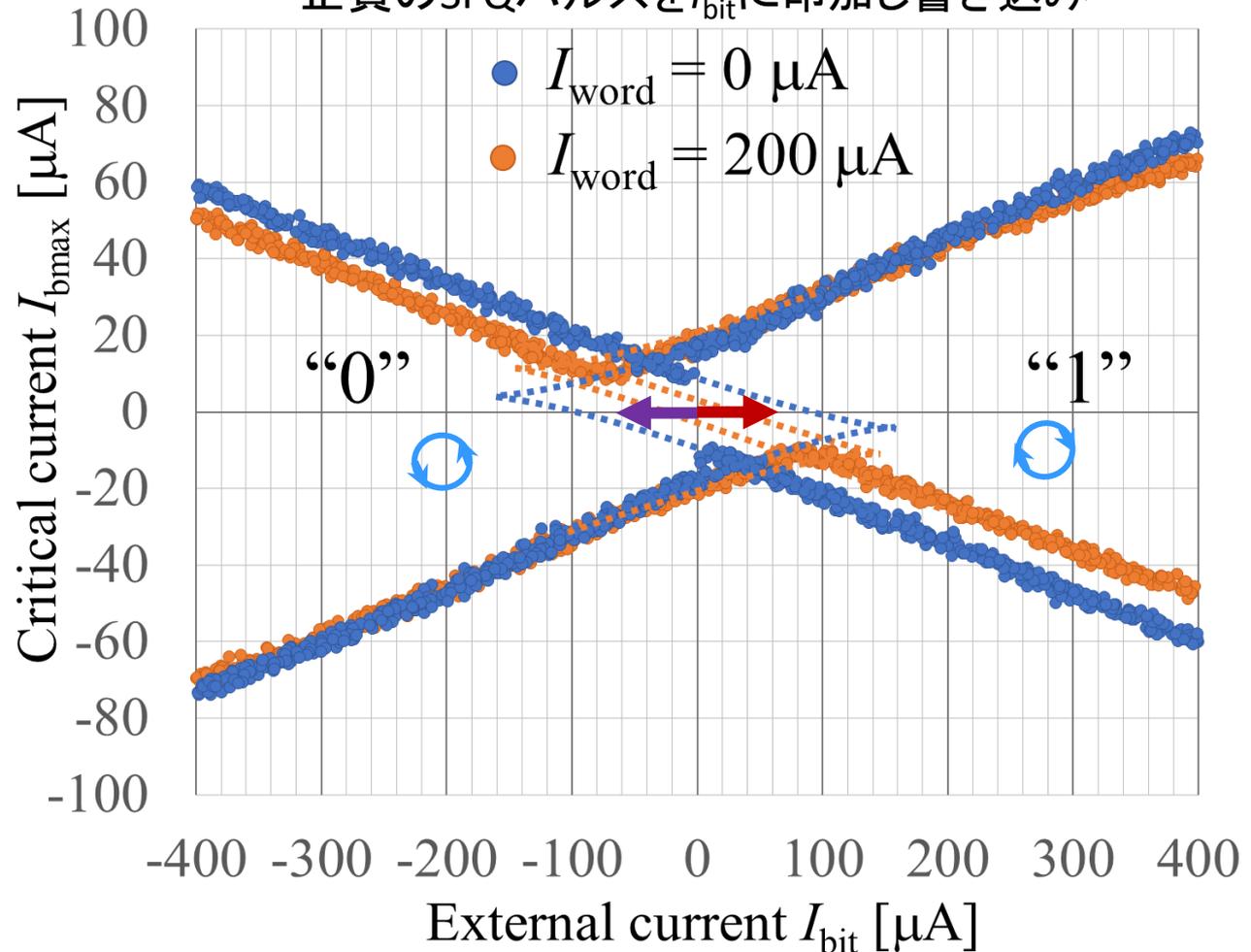
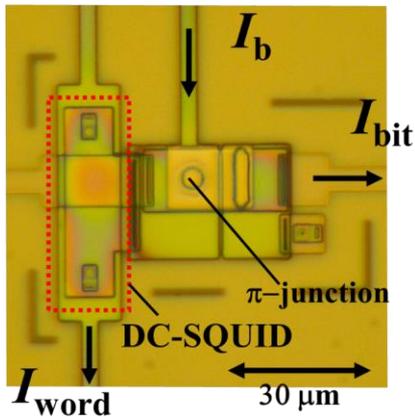
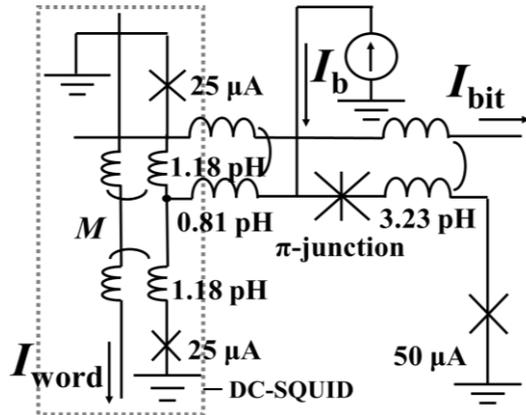
- 高速中規模容量メモリ
 - HFQパルス駆動メモリ
- 低熱流入広帯域冷却システム
- 大規模容量メモリ
 - JJ-CMOS Hybridメモリ
- 室温への出カインターフェイス
 - ナノクライオトロン

高速マトリクスメモリに向けて

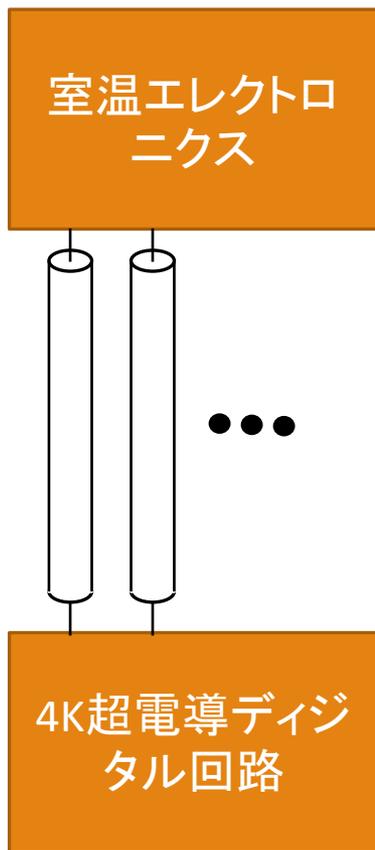
	半導体回路	単一磁束量子回路	半磁束量子回路
基本素子		<p>ジョセフソン接合</p> <p>磁束量子 $\Phi_0 = h/2e$</p> 	<p>πシフト磁性ジョセフソン接合 (後述)</p> <p>半磁束量子</p> 
2値信号のエネルギー差 【低電力化】	<p>$\Delta E \approx 220000 k_B T$</p> 	<p>ポテンシャル</p> <p>$\Delta E = I_C \Phi_0 \approx 5000 k_B T$</p>  <p>マイクロプロセッサへ</p>	<p>$\Delta E = I_C^* \Phi_0 \approx 50 k_B T$</p>  <p>ポテンシャルの制御 = 量子ビットの考え方</p>
2入力の同時性確保 【高速化】	 <p>x, y方向にパルスが長い</p>	<p>メモリへ</p>	<p>パルスを利用</p>  <p>光速で伝搬する2入力 の精密タイミング制御</p>

HFQパルス駆動メモリ

ワード線に電流印加した時に
正負のSFQパルスを I_{bit} に印加し書き込み



低熱流入広帯域アクセス

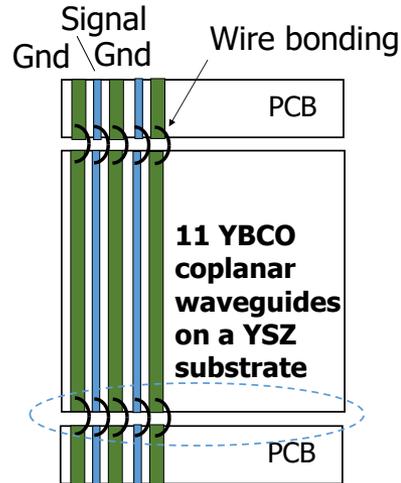
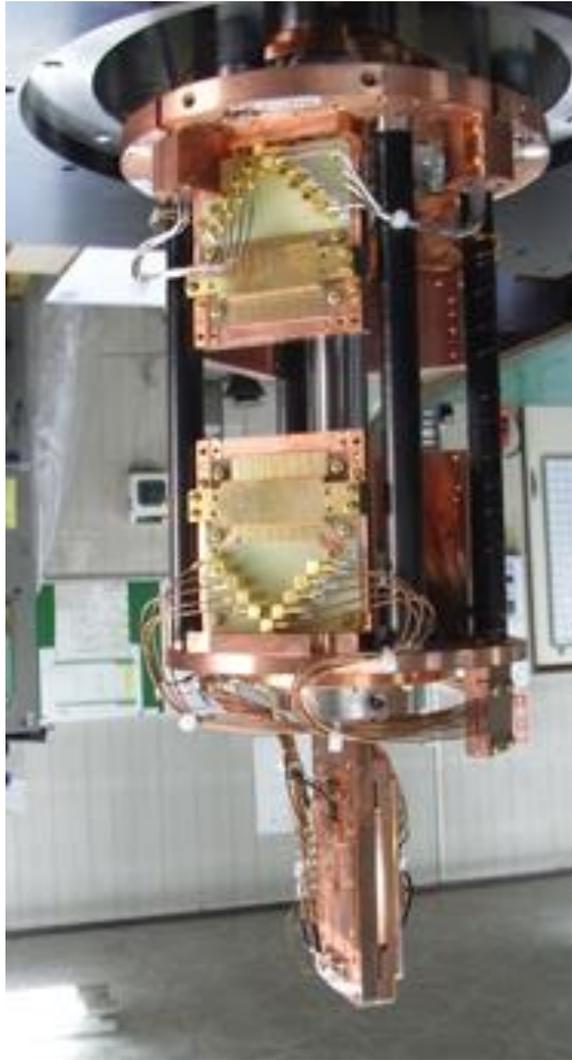


要求帯域幅	10 GHz - 20 GHz
	2.5 Gbps/本 – 5 Gbps/本
要求ケーブル本数	100本以上

これまでの研究

- ◆ SRL 1.19mm同軸線 30mW/本の熱流入 (橋本・博士学位論文(名大))
- ◆ 東北大 YBCOフィラメントを利用した直流リード (K. Watanabe, et al., Physica C vol. 384, 399 (2003)).
- ◆ Hypres Inc. 直流HTSリード (<http://www.hypres.com/services-2/packaging-electronics-in-cryogenics/>)

HTS低熱流入広帯域信号線



➤ 熱伝導率

- YSZ substrate 1.8 W/m/K
- YBCO 0.07 W/m/K

➤ YSZ基板サイズ

40 x 40 x 0.5 mm

➤ 熱流入(見積もり)

30 mW/substrate

➤ 50 Ωコプレーナ導波路

- Relative permittivity of YSZ about 27
- 本数 11

まとめ

- ◆ 単一磁束量子集積回路は、高速性・エネルギー効率の観点では、CMOS回路より優れていることは実証済。
- ◆ さらなる優位性の確保と物理極限への挑戦が継続中。
- ◆ 実用化に向けての障害は克服されつつある。
 - ✓ 高速メモリ
 - ✓ 大容量メモリ
 - ✓ 室温機器とのインターフェイス
- ◆ システムとしての高速性と高エネルギー効率の実証が不可欠。低雑音化を含む実装技術の開発が急務。
- ◆ 量子計算機との複合化が将来には必要。